

SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

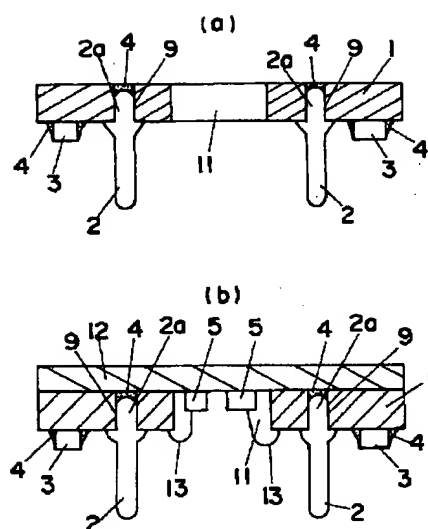
Patent Number: JP6224323
Publication date: 1994-08-12
Inventor(s): ISHIKAWA MASA HARU; others: 01
Applicant(s): MATSUSHITA ELECTRIC WORKS LTD
Requested Patent: ☐ JP6224323
Application Number: JP19930010682 19930126
Priority Number(s):
IPC Classification: H01L23/12
EC Classification:
Equivalents:

Abstract

PURPOSE: To make it possible to sold at a single process by enabling other components to be loaded on the side of a package board which is opposed to the side where an outside connection terminal is mounted.
CONSTITUTION: An outside connection terminal 2 is mounted to one side of a package board 1 while an electronic component is mounted to the same side where this outside connection terminal is mounted. Since the outside connection terminal 2 and the electronic component 3 are mounted on one side of the package board 1, the other side of the package board is open and free of a solid obstacle. It is also possible to solder the outside connection terminal 2 and the electronic component 3 to the package board 1 respectively at a single process which allows the one side of the package board to be soldered and submerged.

Data supplied from the esp@cenet database - I2

【図1】



- 1…パッケージ基板
 2…外部接続端子
 3…電子部品
 4…半田
 5…半導体素子

3

けすることができるものがある。このように半田浸漬の一工程で外部接続端子2と電子部品3の半田4付け固定をおこなうことができるものであり、従来のような半田リフローの工程は不要になる。ここで、スルーホール9はパッケージ基板1に設けた回路(図示省略)に導通接続されており、外部接続端子2をスルーホール9に半田4付けすることによって外部接続端子2と回路とを電氣的に接続することができるものであり、また電子部品3はパッケージ基板1に設けた回路に半田4付けして電氣的に接続されるものである。

【0011】上記のように外部接続端子2と電子部品3はいずれもパッケージ基板1の下面に実装されているために、パッケージ基板1の上面には立体障害となるものがなく、従って例えば図1(b)のようにプリント配線板などで作成される他の基板12を貼ることができる。図1(b)の実施例ではパッケージ基板1の上面に基板12を貼ることによって、パッケージ基板1の開口部11内において基板12の下面にICチップ等の半導体素子5を複数個搭載することができるようにしてある。そして各半導体素子5をパッケージ基板1の回路と金線等のワイヤーボンディング13で接続することによって、MCM用PPGA(マルチチップモジュール用プラスチックピングリッドアレイ)として使用することができるものである。

【0012】図2の実施例は、リードフレームのリードを外部接続端子2としてパッケージ基板1の下面に取り付けて作成したQFP(クォーテッドフラットパッケージ)型半導体装置の例である。また本発明はLGA(ランドグリッドアレイ)やBGA(バンパグリッドアレイ)等の半導体装置についても適用することができる。

10

【0013】

【発明の効果】上記のように本発明は、パッケージ基板の片面に外部接続端子を取り付けると共にこの外部接続端子を取り付けた同一面に電子部品を実装するようにしたので、パッケージ基板の片面に外部接続端子と電子部品が取り付けられていて、他方の片面には立体障害となるものがなくなるものであり、パッケージ基板のこの面に他の部品等を搭載することが可能になるものである。

【0014】またパッケージ基板の片面に外部接続端子を配設すると共にこの外部接続端子を配設した同一面に電子部品を配設し、パッケージ基板のこの片面を半田浸漬して外部接続端子と電子部品をそれぞれパッケージ基板に半田付け固定するようにしたので、半田浸漬の一工程で外部接続端子と電子部品をそれぞれパッケージ基板に半田付けすることができるものであり、生産効率を高めることができると共に熱の作用は一度で済んで大きなダメージが与えられことを防ぐことができるものである。

【図面の簡単な説明】

【図1】本発明の一実施例を示すものであり、(a)は断面図、(b)は基板を貼った断面図である。

【図2】本発明の他の実施例の断面図である。

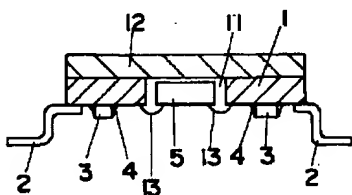
【図3】従来例の断面図である。

【符号の説明】

- 1 パッケージ基板
- 2 外部接続端子
- 3 電子部品
- 4 半田
- 5 半導体素子

30

【図2】



【図3】

